

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-244357

(43)Date of publication of application : 07.09.2001

(51)Int.Cl.

H01L 23/08  
H01L 23/12  
H01L 23/373

(21)Application number : 2000-057200

(71)Applicant : SUMITOMO ELECTRIC IND LTD

(22)Date of filing : 02.03.2000

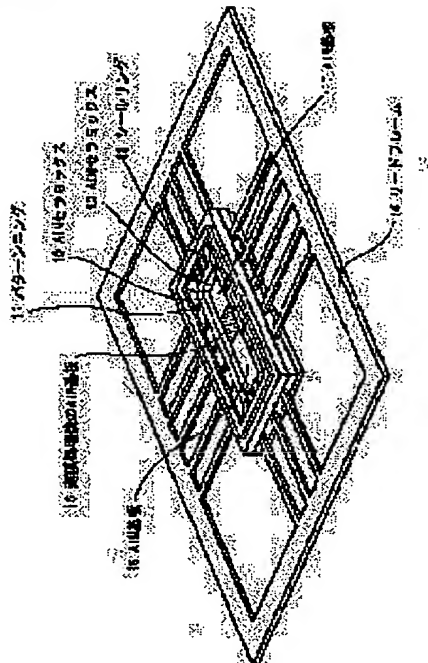
(72)Inventor : OE SATOSHI  
YAMAMOTO YOSHIYUKI

## (54) PACKAGE AND MANUFACTURING METHOD THEREFOR

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a package having an enhanced heat dissipation property of a semiconductor element that is required with the advancement of a communication density of a multiplex communication or the like.

SOLUTION: By forming a conventional package substrate by combining at least two materials, heat is selectively dissipated particularly at portions that are easy to become high temperature in the package. As a result, the heat dissipation property of the package is effectively improved. A diamond coat substrate or a diamond substrate is used particularly at the portions having high heat dissipation.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号  
特開2001-244357  
(P2001-244357A)

(43)公開日 平成13年9月7日(2001.9.7)

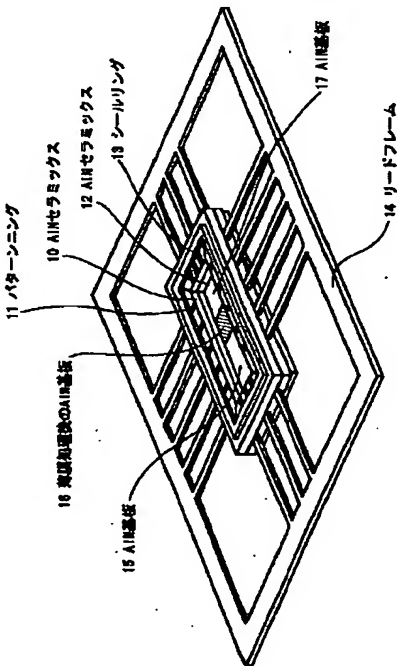
(51)Int.Cl. <sup>7</sup>	識別記号	F I	テームコード <sup>*</sup> (参考)
H 0 1 L 23/08		H 0 1 L 23/08	Z 5 F 0 3 6
23/12		23/12	J
23/373		23/36	M

審査請求 未請求 請求項の数6 O L (全 7 頁)

(21)出願番号	特願2000-57200(P2000-57200)	(71)出願人	000002130 住友電気工業株式会社 大阪府大阪市中央区北浜四丁目5番33号
(22)出願日	平成12年3月2日(2000.3.2)	(72)発明者	大江 聡 兵庫県伊丹市昆陽北一丁目1番1号 住友 電気工業株式会社伊丹製作所内
		(72)発明者	山本 喜之 兵庫県伊丹市昆陽北一丁目1番1号 住友 電気工業株式会社伊丹製作所内
		(74)代理人	100078813 弁理士 上代 哲司 (外1名)
		Fターム(参考)	5F036 AA01 BA23 BB14 BB21 BD16

(54)【発明の名称】 パッケージ及びその製造方法

(57)【要約】  
【課題】多重通信等の通信密度の高度化に伴い、半導体素子の熱放散性をより大きくしたパッケージが必要である。  
【解決手段】従来のパッケージ基板を2種以上の材質を組み合わせることで作成することにより、パッケージ内の特に高温となりがちな部分を選択的に熱放散させることにより、パッケージの放熱性を効率よく高める。特に高放熱部分にダイヤモンドコート基板もしくはダイヤモンド基板を使用する。



## 【特許請求の範囲】

【請求項1】半導体を搭載するパッケージであって、基板と、リードと、電極棒とを有し、該基板が熱伝導率の異なる2種以上の基板を接続して用いることを特徴とするパッケージ。

【請求項2】前記基板が、ダイヤモンドコートA l Nセラミックス、ダイヤモンドコートS i及びダイヤモンド板から選ばれる1種と、A l Nセラミックス、S i及びC u Wから選ばれる1種以上を組み合わせる請求項1に記載のパッケージ。

【請求項3】前記電極棒が、A l Nセラミックスに電極処理されたものである請求項1又は2に記載のパッケージ。

【請求項4】前記電極棒が、セラミックス棒とC u W棒を使用してなる請求項1又は2に記載のパッケージ。

【請求項5】パッケージを組み立てる方法であって、パッケージの電極棒に基板を接続する際に、熱伝導率の異なる2種以上のセラミックスもしくは金属の板を貼り付けた後、該基板の裏面を研磨することにより平面を出すことを特徴とするパッケージの製造方法。

【請求項6】前記2種以上のセラミックスもしくは金属の板が、ダイヤモンド板、A l Nセラミックス板、S i板、C u W板、ダイヤモンドコートA l Nセラミックス板及びダイヤモンドコートS i板から選ばれ、かつ一方にダイヤモンド板もしくはダイヤモンドコート板を用いる請求項5に記載のパッケージの製造方法。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、通信等に用いられる、特に放熱性を必要とする半導体を搭載するパッケージ及びその製造方法に関する。

【0002】

【従来の技術】従来、半導体を搭載するパッケージには、放熱性に優れたC u Wの板や、A l Nセラミックス板をパッケージの底面に用い、半導体が動作することによる発熱を放散させる工夫がされてきた。こうした底板は、基板と呼ばれ、初期のアルミナセラミックスやF e - N i - C o合金（商標名：コパール）、42アロイ（F e - N i合金）などの基板に比べ、放熱性の向上がなされてきた。

【0003】さらには、ペルチェ効果を利用した電子冷却装置も使用されている。これは、半導体素子に電流を流すことにより、半導体の一方側が冷却され、ペルチェ効果と呼ばれる現象を利用したものである。この半導体素子を組み合わせた電子冷却装置は、効果が大きい、装置自体は半導体素子と基板の組み合わせを必要とするために厚さが大きくなる。

【0004】ところが、紀元2000年を迎え、通信システムも通信のチャネル当たりの通信密度の大きい多重通信が主流を占めるようになってきた。例えば、光通

信分野ではWDM（光波長多重通信）方式が、無線通信の分野では携帯電話などに使用されるW - C D M A方式が急速に広まっている。

【0005】こうした市場において、デバイスの高出力と低歪み特性を満足させるためには、デバイスの動作温度を低下させる必要がある。その手段としてパッケージの放熱性を向上させる問題があるが、特に半導体素子が搭載されているヒートシンク他、基板方向への熱放散を大きくすることが重要である。前記した基板の材料であるA l NセラミックスやC u Wも熱放散性を大きくする効果を十分に保有するものであるが、さらなる熱放散性を要求する高出力のデバイスが求められている。

【0006】この1つの解決手段は、前記したペルチェ素子を利用した電子冷却を用いることであるが、1枚の基板に比べて半導体素子と基板を組み合わせた装置となり、高が大きく、且つ冷却するための電気回路が必要となる。

【0007】

【発明が解決しようとする課題】パッケージの基板として使用するためには、基板となる素材の熱伝導率を向上させる必要がある。熱伝導率の大きな素材は、A u、A g、C u等の金属の他にダイヤモンドがある。ところが、ダイヤモンド板もしくはダイヤモンドコート板は高価であるため、大きな基板を構成する材料にするには高すぎる。

【0008】

【課題を解決する手段】本発明は、高価であるダイヤモンド板もしくはダイヤモンドコート板を比較的少なく使用し、かつ放熱性に有効な効果を導き出した。その手段は、I Cの高発熱部の直下にダイヤモンド板もしくはダイヤモンドコート板を基板として使用するものである。具体的には、基板を熱伝導率の異なる2種以上の基板を接続して形成させることである。

【0009】具体的には、ダイヤモンドコートA l Nセラミックス、ダイヤモンドコートS i及びダイヤモンド板から選ばれる1種の基板と、A l Nセラミックス、S i及びC u Wから選ばれる1種以上の基板を組み合わせるものである。ダイヤモンドコート部分もしくはダイヤモンド板部分は、I Cの最終段の発熱部の直下に位置するようにする。すなわちパッケージの中でも特に高温になりうる部分の下に高放熱の基板を配置する。高発熱部分直下以外に位置する基板にはA l Nセラミックス、S i及びC u Wの基板の1種以上を用いる。ダイヤモンド板を用いた場合は、いずれの基板を用いても良いが、ダイヤモンドコート基板を用いる場合は、被コーティング材と同じ材料を使用するのが好ましい。もちろん、ダイヤモンド板とダイヤモンドコート基板を組み合わせることもできる。

【0010】いずれも、パッケージの作成方法は以下のように行われる。まずパッケージの電極棒として、セラ

10

20

30

40

50

ミックス枠に電極処理をしたものを外部リードと組み合わせ固定する。固定されたセラミックス枠に基板を取り付ける時点で、2種以上の基板を用意し、基板の装着側に並べて貼り付ける。基板同士もロウ材を用いて同時に接続する。貼り付け後、基板の厚みを揃えるために、パッケージ枠と反対の側（裏面）を研磨し、平面を形成する。この時、基板の一部は本発明の目的である放熱性を確保するために、ダイヤモンドもしくはダイヤモンドコート基板を使用するのが好ましい。またコートされたダイヤモンドはパッケージの内部に面するのが好ましい。基板として熱伝導率の異なる2種以上の基板を用いるが、ダイヤモンドとの熱膨張率の違いによる歪みを抑えるために、ダイヤモンドとの熱膨張率の少ないA1Nセラミックス、Si及びCuWの中から用いるのが好ましい。

【0011】これは、熱伝導性が良く、且つ熱膨張率が小さい材質であり、ダイヤモンドの熱膨張率が、 $2.3 \times 10^{-6} / ^\circ\text{C}$ であるのに対し、A1Nは $4.5 \times 10^{-6} / ^\circ\text{C}$ であり、Siは $4.2 \times 10^{-6} / ^\circ\text{C}$ 、CuWは組成で変化するがCuの組成比率の少ないものであれば、 $6.5 \times 10^{-6} / ^\circ\text{C}$ 程度であるので、温度差が非常に大きくならない限り、膨張差による歪みは回避できる。

【0012】

【発明の実施の形態】図1と図2に本発明のパッケージの製造方法の概要を示す。前工程（図1）として用意された電極枠1及び2、リードフレーム3、シールリング4を用意し、所要の形態にロウ材、ハンダ等で接続し、枠体5を作成する。ここまでは従来通りの工程である。次に後工程（図2）として枠体5を裏返し、基板を貼り付ける。本図ではダイヤモンドコート基板6とセラミックス基板7、8の2種の基板を使用しているが、2種以上の基板を用いてもよい。ダイヤモンドコート基板が貼り付けられる部分のパッケージ内部には、高放熱ICが搭載されることが必須要件であり、位置が異なってしまうと例えば高放熱基板を用いた意味が無い。基板の他の部分は、その部分に比較してデバイスの発熱密度が小さくなるので、ダイヤモンド基板もしくはダイヤモンドコート基板を用いなくともよい。

【0013】枠体5の基板側にダイヤモンドコート基板6とセラミックス基板7、8をロウ材で貼り付ける。この時、ダイヤモンドコート基板6は、セラミックス基板7、8よりやや厚めに制作しておくことが必要であり、また、基板同士をロウ材で接続することも必要である。接続後、裏面から研磨を行い、基板全体が平面となるように制作する。研磨を終了後、必要に応じてメタライズ処理等を施し、裏返しして内部の半導体やダイオード等の素子他を搭載し、Au導体等で回路制作後シールリング側にキャップを接続し、気密封止する。キャップをエポキシ樹脂等の接着剤で接着しても良い。また、シールリングを用いない場合は樹脂によるキャップの接着が可

能である。

【0014】以上の工程でパッケージが作成されるが、基板の組み合わせには、高放熱部分にダイヤモンド基板もしくはダイヤモンドコート基板を用いるのが好ましく、他の部分には、ダイヤモンドとの熱膨張率の少ない基板を使用する。A1Nセラミックス、Si及びCuWから選ぶのが好ましい。また、ダイヤモンドコート基板の被コート材はこれらの素材のうち、A1NかSiを用いておくのが好ましい。

10 【0015】このような高放熱特性を有するパッケージには、パッケージの枠となる部分にも熱膨張による歪みを抑える必要があり、基板との熱膨張差を抑える必要から、A1Nセラミックスの枠を使用するのが好ましい。他の素材を用いても可能であるが、この場合はセラミックス枠と基板との間に図4のようにCuWの枠を用いると良い。高熱放散性とダイヤモンドとの線膨張率の小ささを重視するため、A1N製を推奨する。リードフレームは通常用いられるFe-Ni-Co合金（商標名：コパール）を用いればよく、シールリング、キャップにおいても同様である。特に材質を問わないが、A1Nセラミックス枠との熱膨張差による大きな歪みをもたらさない素材を選択することになる。

【0016】なお、ダイヤモンドコート基板は、例えばマイクロ波プラズマCVD法により、A1NやSiの表面にコーティング出来るが、厚くすると高価となるため、ダイヤモンドの厚さは50μm以下にするのがよい。

30 【0017】本発明が適用しやすいパッケージサイズは、10mm×10mm程度までが好ましい。例えばセラミック・リーデッド・チップ・キャリア（PLCC）、リードレス・チップ・キャリア（LCC）、ピン・グリッド・アレイ（PGA）などでは、使用する基板が大きくなり、その全てをダイヤモンド基板、もしくはダイヤモンドコート基板とすると不経済である。ダイヤモンド基板もしくはダイヤモンドコート基板を必要最低限にし、他の部分をA1N、Si及びCuWから選ばれる1種以上の基板とすれば、大きなパッケージでも比較的安価に出来る可能性がある。

【0018】

40 【実施例】（実施例1）図3に示すように、A1Nセラミックス10（5.5mm×8.0mm×0.5mm厚）にNi/Auのパターンニング11を行い、中央部を除去した電極枠を用意し、さらに電極処理をした同じ大きさのA1Nセラミックス製電極枠12を準備した。電極枠には、リードフレーム14を挟んで電氣的接続を必要とするため、適宜ビアホールを用意し、導体処理している。別にFe-Ni-Co合金（コパール）製のシールリング13（5.5mm×8.0mm×0.1mm厚）とリードフレーム14（8.5mm×11.0mm×0.1mm厚）を用意し、図3の形状に銀蝨（CuA

g)を用いて800℃で接合した。

【0019】出来上がった枠体を裏返し、基板を取り付ける。予めTi/Pt/Auのメタライズされた面をもつAlN基板15(3.5mm×4.5mm×0.3mm厚)とダイヤモンド薄膜(厚さ20μm厚)コート後のAlN基板16(2.0mm×4.5mm×0.4mm厚)及び前記メタライズ処理されたAlN基板17(2.0mm×4.5mm×0.3mm厚)をAuSiロウを用いて420℃で接合した。接合後、2種の基板面が平面になるように研磨した。研磨後Ti/Pt/Auのメタライズをスパッタリング法で処理し、パッケージ1を作成した。

【0020】(実施例2)パッケージ枠体は実施例1と同様に作成し、基板にSi基板とダイヤモンド薄膜処理後のAlN基板を組み合わせた他は実施例1と同様に処理し、パッケージ2を作成した。

【0021】(実施例3)パッケージ枠体は実施例1と同様に作成し、基板にAlN基板とダイヤモンド薄膜処理後のSi基板を用いた他は実施例1と同様に処理し、パッケージ3を作成した。

【0022】(実施例4)パッケージ枠体は実施例1と同様に作成し、基板にSi基板とダイヤモンド薄膜処理後のSi基板を用いた他は実施例1と同様に処理し、パッケージ4を得た。

【0023】(実施例5)パッケージ枠体は実施例1と同様に作成し、基板にCuW(89W-11Cu)基板とダイヤモンド薄膜処理後のAlN基板を用いた他は実施例1と同様に処理し、パッケージ5を得た。

【0024】(実施例6)パッケージ枠体は実施例1と同様に作成し、基板にCuW(89W-11Cu)基板とダイヤモンド薄膜処理後のSi基板を用いた他は実施例1と同様に処理し、パッケージ6を得た。

【0025】(実施例7)パッケージ枠体に図4のように、アルミナセラミックス枠31、32を用い、実施例1と同じ寸法で同じように電極用と非電極用の枠を用意した。次いで実施例1と同じ寸法、材質のシールリング、リードフレームを用い、銀鋳で接続し、枠体とした。

【0026】この枠体を裏返し、枠の面にCuW枠(5.5mm×8.0mm×0.5mm厚)34を銀鋳で接続した。この上にTi/Pt/AuコートしたAlN基板(5.0mm×4.5mm×0.4mm厚)15、17とダイヤモンド基板(2.5mm×4.5mm×0.3mm厚)33をAuSiロウを用いて420℃で接着し底面基板とした。この底面基板を研磨して均一な平面を作成し、この平面にTi/Pt/Auの膜をスパッタリング法で作成し、パッケージ7を得た。

【0027】(実施例8)実施例7で用いたアルミナセラミックス枠体と同じ仕様の枠体を使用し、実施例7と同様にCuW枠を接続した後、Ti/Pt/Auコート

Si基板とダイヤモンド基板を用いて実施例7と同じ製法にてパッケージ8を作成した。

【0028】(比較例1)図5のように実施例1で作成した枠体と同じ仕様で作成した枠体の裏面に、Ti/Pt/AuコートしたCuWの基板(7.5mm×4.5mm×0.3mm厚)をAuSiロウで接続し、パッケージ9とした。

【0029】(比較例2)実施例1で作成した枠体と同じ仕様で作成した枠体の裏面に、Ti/Pt/Auを両面コートしたAlNの基板(7.5mm×4.5mm×0.3mm厚)をAuSiロウで接続し、パッケージ10とした。

【0030】以上、作成した10種のパッケージについて図6の断面図で示す状態での熱解析を実施した。パッケージ20をベルチェモジュール21の上に設置する。予めベルチェモジュールについては、計測ばらつきを抑えるためにパッケージ側温度を85℃となるように調節しておく。

【0031】パッケージ20にはIC22が搭載されている。使用ICはGaAs製レーザーダイオード駆動用ICである。このIC22の上面にサーモピュア温度測定検出部23を近接しておく。IC22を駆動する。消費電力は約3Wであり、リードフレーム3からビア24を経てパターンニング導体25を通り、Auワイヤ26からIC22に供給される。ICの動作により、発熱が起こり、放熱と発熱がバランスした時点で温度が安定する。この時の温度を検出部23で検出し、IC内で最も温度が上昇した部分の温度を測定する。その状況を図7に例示する。図7は本計測における実施例の1つを計測した状態であるが、サーモピュアで見たICの上面である。サーモピュアでは、物体から放射される赤外線量により温度を測り、閾知した温度により色分けした面表示をする。これを等温線に直したものである。本計測では、等温線の最も高温を示す位置(ピーク温度)の直下部にダイヤモンド基板もしくはダイヤモンドコート基板がある。

【0032】以上のようにして、10種のパッケージを同一条件で計測し、その結果を表1に纏めた。表1の温度は、ベルチェモジュールの基準温度(85℃)からどれだけ上昇したかを示すものである。

【0033】

【表1】

パッケージ No.	基板仕様	最高温度上昇 (°C)
1	D/A, AlN	44.3
2	D/A, Si	44.4
3	D/S, AlN	44.5
4	D/S, Si	44.6
5	Dia, AlN	40.0
6	Dia, Si	40.2
7	D/A, CuW	44.2
8	D/S, CuW	44.3
9(比)	CuW	46.2
10(比)	AlN	47.5

D/A: ダイヤモンドコートAlNセラミックス基板

D/S: ダイヤモンドコートSi基板

Dia: ダイヤモンド基板

【0034】以上の結果から、本発明になる、基板に特徴を持ったパッケージの熱放散性は、従来用いられるパッケージでも最も放熱性のよいパッケージを凌ぐ効果を発揮する。

【0035】なお、本発明における疑問点は、異種の基板を接続しているために、温度変化に対する歪みはどうかと思われるであろうが、 $-40^{\circ}\text{C}$ ～ $125^{\circ}\text{C}$ のヒートサイクル試験でも格別な異常は見られず、問題無いものである。

\*

# \*【0036】

【発明の効果】本発明になるパッケージは、従来のパッケージでも最も放熱性のよいパッケージを凌ぐ放熱性を有し、且つ発熱に伴う歪みも許容できる範囲にあり、また高価であるダイヤモンドの使用を必要限度に用いることで、価格を抑えることができるものである。

## 【図面の簡単な説明】

【図1】本発明のパッケージの製法の前半部分である。

【図2】本発明のパッケージの製法の後半部分である。

10 【図3】本発明のパッケージの一例である。

【図4】本発明のパッケージの別の例である。

【図5】従来のパッケージの一例である。

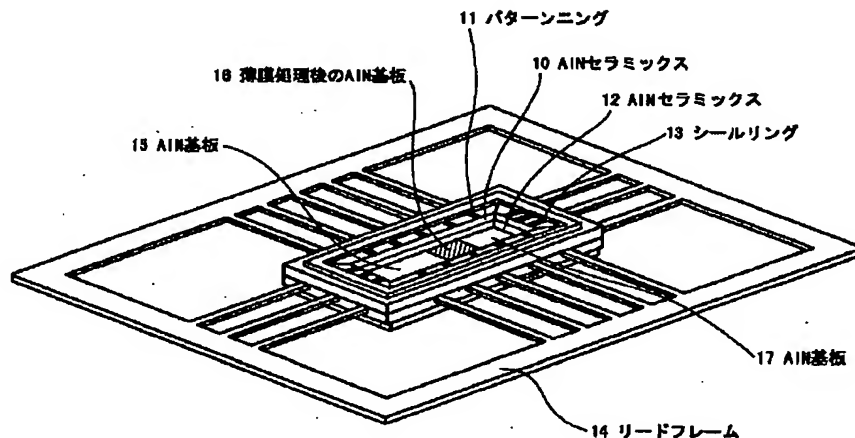
【図6】パッケージの放熱性試験の断面図である。

【図7】サーモビューで計測したICの昇温状態を示す。

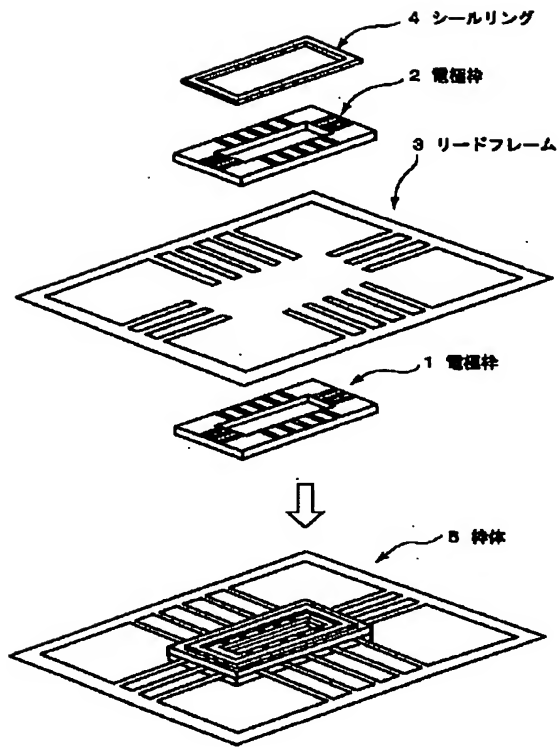
## 【符号の説明】

1, 2. 電極棒、3. リードフレーム4. シールリング、5. 枠体、6. ダイヤモンドコート基板、7, 8. セラミックス基板、10. AlNセラミックス、11. パターンニング、12. AlNセラミックス、13. シールリング、14. リードフレーム、15, 17. AlN基板、16. 薄膜処理後のAlN基板、18. CuWの基板、20. パッケージ、21. ベルチェモジュール、22. IC、23. 検出部、24. ピア、25. パターンニング導体、26. Auワイヤ、31, 32. アルミナセラミックス枠、33. ダイヤモンド基板、34. CuW枠

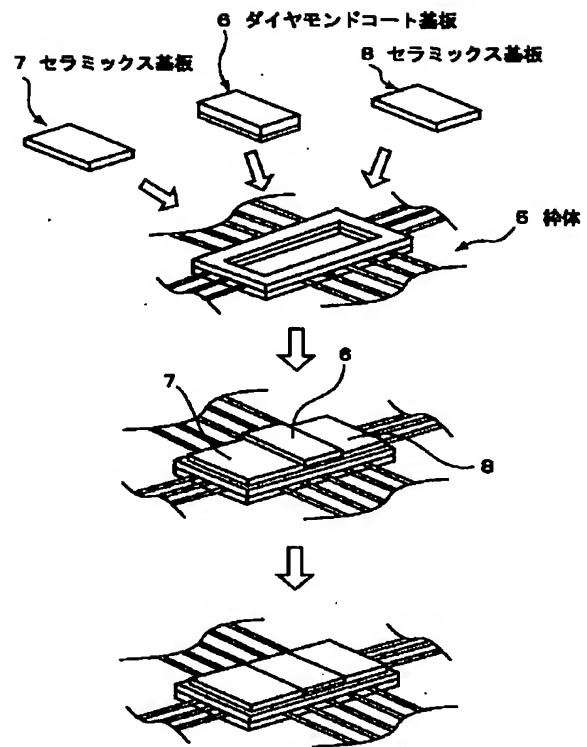
【図3】



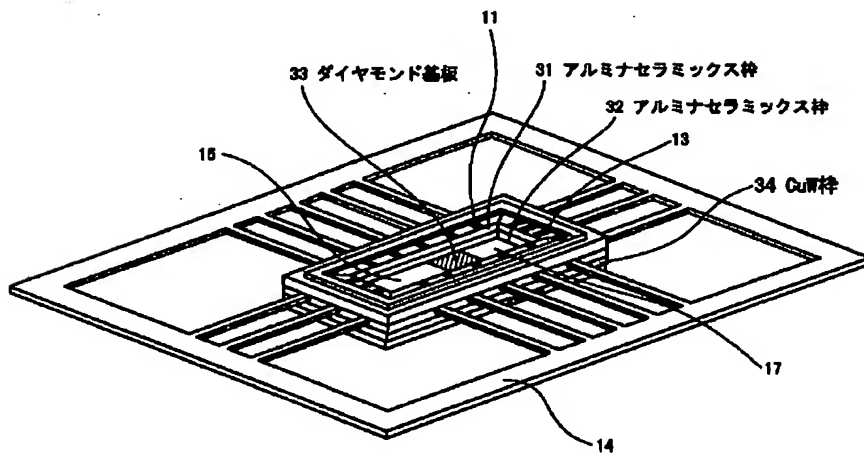
【図1】



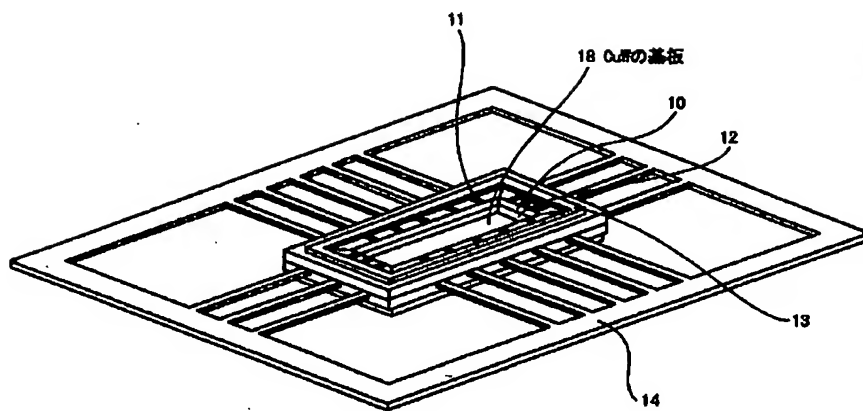
【図2】



【図4】

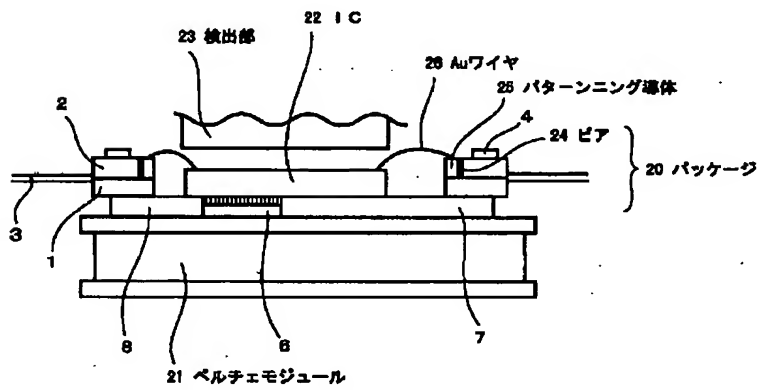


【図5】

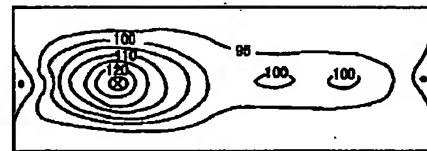


従来技術

【図6】



【図7】



パッケージNo: 1  
ピーク温度 (×印): 129.8°C